



Traitement et interfaces sur systèmes embarqués



Niveau d'étude
BAC +5



Composante
Polytech Dijon
(Ex-ESIREM)

Présentation

Description

L'objectif de ce cours est de permettre aux étudiants d'avoir une bonne connaissance de la conception des systèmes sur puce. Ils sont sensibilisés à la complexité grandissante de ses systèmes et à la nécessité de nouvelles méthodes de design facilitant la réutilisation de blocs matériels. La méthodologie HLS associée à des plateformes FPGA (SOC) est présentée comme une solution de prototypage rapide pour les SOC. Ces méthodes sont à la fois utilisées pour implanter des traitements sur ce type de cibles matérielles mais d'approfondir leurs connaissances sur l'interfaçage de cibles matérielles présentes dans les systèmes.

Objectifs

Les acquis d'apprentissage visés sont :

- * Découverte des principes d'un système sur puce et de leur configuration
- * Mise en œuvre d'interfaces de communication sur une cible embarquée
- * Mise en œuvre de méthodes et outils de prototypage rapide pour le traitement mais également la communication au sein d'un système embarqué de type systèmes sur puce (SoC)

Heures d'enseignement

En/Su

Encadrement / Suivi

40h

Pré-requis obligatoires

- * Conception sur cible de type FPGA

Modalités de contrôle des connaissances



Session 1 ou session unique - Contrôle des connaissances

Nature de l'enseignement	Modalité	Nature	Durée (min.)	Nombre	Coefficient	Remarques
Travaux Pratiques	CC (contrôle continu)	Evaluation des pratiques techniques				

Session 2 - Contrôle des connaissances

Nature de l'enseignement	Modalité	Nature	Durée (min.)	Nombre	Coefficient	Remarques
Travaux Pratiques	CC (contrôle continu) 2nde chance	Evaluation des pratiques techniques				